



Universidad Nacional de Río Cuarto
Facultad de Ciencias Exactas, Físico-Químicas y Naturales

FORMULARIO PARA LA PRESENTACIÓN DE PROGRAMAS DE ASIGNATURAS

Año Lectivo: 2026

UNIVERSIDAD NACIONAL DE RÍO CUARTO

FACULTAD DE CIENCIAS EXACTAS FCO-QCAS Y NATURALES

DEPARTAMENTO DE COMPUTACION

CARRERA/S: ANALISTA EN COMPUTACION, PROF. Y LICENCIATURA EN CIENCIAS DE LA COMPUTACION

PLAN DE ESTUDIOS: 2024

ASIGNATURA: Organización del Computadoras **CÓDIGO:** 3381

MODALIDAD DE CURSADO: Presencial

DOCENTE RESPONSABLE: GERMAN REGIS, DOCTOR, PROF. ADJUNTO, EXCLUSIVO

EQUIPO DOCENTE: MARIANA FRUTOS, AN. EN COMPUTACION, AYUDANTE DE PRIMERA, EXCLUSIVA

 GUILLERMO FRASCHETTI, ING. EN SISTEMAS, JEFE DE TRABAJOS PRACTICOS, SEMI-EXCLUSIVA

 JULIAN CONDE, LIC. EN CS. DE LA COMPUTACION, AYUDANTE DE PRIMERA SIMPLE

RÉGIMEN DE LA ASIGNATURA: Cuatrimestral

UBICACIÓN EN EL PLAN DE ESTUDIO: 2do Año, 1er CUATRIMESTRE

RÉGIMEN DE CORRELATIVIDADES: (para cursado, según plan de estudio vigente)

Asignaturas aprobadas:

Asignaturas regulares: INTRODUCCION A LOS ALGORITMOS 3375 (Lic. en Cs. de la Computación), INTRODUCCION A COMPUTACION Y PROGRAMACION 3410 (Analista en Computación), INTRODUCCION A LA MATEMATICA 3376

CARÁCTER DE LA ASIGNATURA: OBLIGATORIA

CARGA HORARIA TOTAL: 112 horas

Teóricas:	56 hs	Prácticas: hs	Teóricas - Prácticas: hs	Laboratorio:	56 hs
------------------	--------------	-------------------	----------------	------------------------------	----------------	---------------------	--------------

CARGA HORARIA SEMANAL: horas (según el plan de estudio vigente)

Teóricas:	4 hs	Prácticas: hs	Teóricas - Prácticas: hs	Laboratorio:	4 hs
------------------	-------------	-------------------	----------------	------------------------------	----------------	---------------------	-------------



CONTEXTUALIZACIÓN DE LA ASIGNATURA

La Informática es una disciplina que abarca diversas técnicas y actividades relacionadas con el tratamiento automático y lógico de la información. Su notable desarrollo ha estado estrechamente vinculado a la evolución de las computadoras, cuyos diseños no solo posibilitan estas actividades, sino que también condicionan su forma de implementación. En este contexto, resulta fundamental comprender el funcionamiento interno de los sistemas computacionales, a fin de aprovechar plenamente sus capacidades y reconocer sus limitaciones.

En particular, la arquitectura de Arquitectura de von Neumann, junto con los procesadores x86-64, constituye el paradigma más difundido en la actualidad. Asimismo, las arquitecturas paralelas, así como las técnicas de procesamiento asociadas a ellas, se han consolidado como un estándar creciente dentro del ejercicio profesional en informática.

Esta asignatura se apoya en conocimientos previos de programación adquiridos por los estudiantes, fundamentalmente en lenguajes de alto nivel. A partir de ellos, se propone un abordaje descendente que permite comprender cómo dichos conceptos se materializan a bajo nivel. En este sentido, se estudian los distintos niveles de abstracción del sistema de cómputo, desde los fundamentos físicos basados en circuitos digitales hasta los lenguajes de bajo nivel, como el assembler, que constituyen la base al cual se traducen los lenguajes de alto nivel. De este modo, la asignatura no solo consolida saberes previos, sino que también proporciona una base conceptual y práctica fundamental para el abordaje de asignaturas posteriores, tales como Paradigmas de Lenguajes y Sistemas Operativos, en las que se retoman y amplían los conceptos aquí desarrollados.

1. OBJETIVOS PROPUESTOS

- Comprender la estructura básica del hardware de computadoras, incluyendo periféricos.
- Entender el rol de los circuitos lógicos en el diseño del hardware.
- Comprender cómo se representan de forma digital diferentes tipos de datos.
- Reconocer las diferentes clases de instrucciones de bajo nivel (movimiento de datos, instrucciones lógicas y aritméticas y control de flujo), y comprender cómo se interpretan e implementan a nivel de máquina.
- Conocer las unidades funcionales principales de una computadora.
- Implementar programas assembly para operaciones computacionales y de entrada/salida básicas.
- Comprender de qué manera afectan la precisión los errores de redondeo y su propagación.
- Identificar distintos tipos de memorias y sus características.

2. EJES TEMÁTICOS ESTRUCTURANTES DE LA ASIGNATURA Y ESPECIFICACIÓN DE CONTENIDOS

3.1. Contenidos mínimos (según plan de estudio vigente)

Componentes básicos de un computador. Arquitectura y organización de una computadora. Arquitecturas von Neumann. Circuitos combinatorios y secuenciales. Unidades funcionales. Unidad Central de Procesamiento. Unidad de Control. Lenguaje Ensamblador. Decodificación de



Universidad Nacional de Río Cuarto
Facultad de Ciencias Exactas, Físico-Químicas y Naturales

instrucciones. Microprogramas. Representación de datos numéricos. Rango, precisión y error en representación de datos numéricos. Unidades aritméticas. Memoria. Jerarquías y organización funcional. Organización de Entrada/Salida. Dispositivos e interfaces. Interrupciones. Periféricos. Dispositivos de almacenamiento. Comunicaciones. Método paralelo y serial. Protocolos. Paralelismo. Pipeline. Arquitecturas no Von Neumann.

3.2. Ejes temáticos o unidades

Unidad 1.

Introducción a la asignatura y el contexto histórico del desarrollo de dispositivos/sistemas computacionales. Introducción básica a la electrónica: Resistencia, Voltaje, Amperaje; componentes eléctricos, diodos, transistores, capacitores; compuertas lógicas electrónicas, Flip-Flop. Estructura básica de un sistema de cómputos. Arquitectura Von Neumann, unidades funcionales; estructuras de base. Ciclo completo de instrucción y secuenciamiento de programa.

Unidad 2.

Unidad Aritmética. Representación de números; adición y sustracción de números enteros positivos y negativos. Diseño lógico. Multiplicación y división de números enteros. Números y operaciones en punto flotante.

Unidad 3.

Unidad central de proceso. Conceptos y definiciones fundamentales. Registros. Microoperaciones, Microprogramación. Especificación de instrucciones. Descripción de la ejecución de una instrucción completa. Secuenciamiento de las señales de control. Unidad de control por hardware. Conjunto de instrucciones y modos de direccionamiento. Formato de instrucciones: 1 operando, 2 operandos, 3 operandos. Distintos tipos de instrucciones. Modos de direccionamiento.

Unidad 4.

Memoria Principal. Conceptos y definiciones básicas. Clasificación. Celda de memoria; distintas organizaciones. Estructura de un banco de memoria. Memorias RAM y ROM. Memorias entrelazadas y de múltiples módulos; necesidad del manejo de memoria: cache y asociativa.

Unidad 5.

Lenguajes de bajo nivel. Modularización, Subrutinas y utilización del Stack. Manejo de estructuras de datos. Traducción de sentencias de Lenguajes de alto nivel a bajo nivel. Recursión.

Unidad 6.

Organización de entrada-salida. Direccionamiento de dispositivos de E/S. Transferencia de datos. Sincronización. Manejo de interrupciones. Interface de E/S: canales. Dispositivos de E/S. Dispositivos de almacenamiento. Comunicación de datos: transmisión de datos digitales;



Universidad Nacional de Río Cuarto
Facultad de Ciencias Exactas, Físico-Químicas y Naturales

sincrónica y síncrona. Distintos tipos de enlaces: simplex, semi-duplex (half duplex), duplex (full duplex). Manejo de errores; procedimientos de recuperación; protocolos.

Unidad 7.

Multiprogramación y procesamiento: introducción. Conceptos básicos de paralelismo. Paralelismo temporal: organizaciones Pipeline; Paralelismo espacial. Clasificación de Flynn: SISD, SIMD, MISD, MIMD. Conceptos de Arquitecturas Reconfigurables. FPGAs.

3. ACTIVIDADES A DESARROLLAR

Se dictan las clases teóricas a todos los alumnos que cursan la materia, con un total de 4hs semanales.

Se divide el total de alumnos en comisiones de prácticos (40~50 alumnos por comisión, asistiendo a clase dos veces por semana de 2hs cada una. En un plazo de aproximadamente un 15 días realizan un proyecto en assembler de IA-32 o en un simulador de arquitecturas.

CLASES TEÓRICAS: Presencial en aula, 56 Hs totales

CLASES PRÁCTICAS: Presencial en sala de máquinas, 56 Hs totales

4. PROGRAMAS Y/O PROYECTOS PEDAGÓGICOS INNOVADORES E INCLUSIVOS

No posee

5. CRONOGRAMA TENTATIVO DE CLASES E INSTANCIAS EVALUATIVAS

Se dictarán los contenidos teóricos y se irán sincronizando/coordinando con las respectivas clases prácticas.

Semana	Día/Horas	Actividad: tipo y descripción*
1	Ptos 8 y 9	Historia de la Computación – Introducción Electrónica – Sistemas Numéricos
2	Ptos 8 y 9	Representación de la Información - Enteros
3	Ptos 8 y 9	Representación de la Información – Enteros y sus Operaciones aritméticas
4	Ptos 8 y 9	Representación de la Información – Flotantes, Cadenas de texto y multimedia
5	Ptos 8 y 9	Introducción a arquitecturas
6	Ptos 8 y 9	Arquitecturas Micro-programadas
7	Ptos 8 y 9	Consultas y 1er Parcial
8	Ptos 8 y 9	Introducción a arquitecturas CISC vs RISC, set de instrucciones
9	Ptos 8 y 9	ASSEMBLER, registros, accesos a memoria, flujos de control
10	Ptos 8 y 9	Pipeline



Universidad Nacional de Río Cuarto
Facultad de Ciencias Exactas, Físico-Químicas y Naturales

11	Ptos 8 y 9	Memoria Cache y Virtual
12	Ptos 8 y 9	Entrada/Salida y Arquitecturas Paralelas
13	Ptos 8 y 9	2Parcial – Proyecto
14	Ptos 8 y 9	Entrega y defensa – (Recuperatorio)

*Teóricos, teóricos-prácticos, trabajos de laboratorios, salidas a campo, seminarios, talleres, coloquios, instancias evaluativas, consultas grupales y/o individuales, otras.

6. BIBLIOGRAFÍA

7.1. Bibliografía obligatoria y de consulta

- Charles Petzold. *Code: The Hidden Language of Computer Hardware and Software (second edition)*, 978-0137909100, Microsoft Press, 2022.
- Linda Null, Julia Lobur. *The Essentials of Computer Organization and Architecture 6th Edition*, 978-1284259438, Jones & Bartlett Learning, 2023.
- Carl Hamacher and Zvonko Vranesic. *Computer Organization and Embedded Systems*, 978-0073380650, Mcgraw Hill Higher Education, 2011.
- Thomas L. Floyd. *Digital Fundamentals (11th Edition)*, 978-0132737968, Pearson, 2014.
- Paul Scherz, Simon Monk. *Practical Electronics for Inventors, Fourth Edition*. 978-1259587542, McGraw Hill TAB, 2016.
- Tanenbaum. *Structured Computer Organization (6 edition)*, 978-8120347205, Pearson, 2016
- Paul A. Carter. *PC Assembly Language*. www.scs.stanford.edu

7.2. Otros: materiales audiovisuales, enlaces, otros.

- Apunte de la asignatura creado por los docentes.
- Enlaces a diversas entrevistas y documentales sobre temas puntuales impartidos durante el cursado

7. DÍA Y HORARIOS DE CLASES

Teóricos: martes de 14 a 16hs y jueves de 10 a 12hs

Prácticos/Laboratorio:

C1: martes 8 a 10hs y jueves de 10 a 12hs

C2: martes de 12 a 14hs y jueves de 16 a 18hs

C3: martes de 10 a 12hs y jueves de 8 a 10hs



8. DÍA Y HORARIO DE CLASES DE CONSULTAS

Teóricos-Prácticos: miércoles de 8hs, viernes de 12hs, lunes 14hs

Resumen semanal de Teorías: se brinda un resumen de los contenidos teóricos los viernes de 8 a 10hs

9. REQUISITOS PARA OBTENER LA REGULARIDAD Y LA PROMOCIÓN

Para regularizar la asignatura, deberán aprobar 2 exámenes parciales o sus correspondientes recuperatorios y entregar y defender un proyecto integrador de la asignatura.

Para promocionar, deberán aprobar 2 parciales o sus correspondientes recuperatorios con nota promedio 7 y tener como mínimo el 50% de cada ejercicio resuelto de los mismos. Además, al igual que para regularizar, deberán entregar y defender un proyecto integrador.

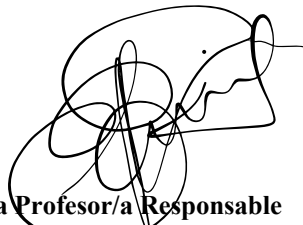
10. CARACTERÍSTICAS, MODALIDAD Y CRITERIOS DE LAS INSTANCIAS EVALUATIVAS

Los **exámenes parciales** se estructurarán en función de las temáticas correspondientes a las unidades a evaluar. Estarán conformados por **ejercicios prácticos**, de características similares a los desarrollados en las clases prácticas, y por **preguntas teóricas** destinadas a evaluar la comprensión de los fundamentos de los contenidos abordados por parte del estudiante. Se espera que la/el estudiante sea capaz de resolver los ejercicios demostrando comprensión de la teoría que sustenta dichas soluciones, así como de aplicar los conceptos teóricos a la resolución de casos particulares.

La realización del **proyecto integrador** será de carácter grupal, con equipos de hasta tres estudiantes (o, de manera excepcional, hasta cuatro). No obstante, su defensa se llevará a cabo de forma **individual**.

Los **exámenes finales** serán, preferentemente, de carácter oral, en los cuales se evaluará una comprensión integral de los temas abordados por parte del estudiante, con énfasis en su análisis desde un enfoque abstracto. En caso de necesidad debidamente justificada por parte del estudiante, o cuando el número de inscriptos por turno supere los veinte, se podrá optar por la modalidad escrita.

En el caso de **exámenes finales en condición de libre**, y con carácter previo a la instancia evaluativa bajo la misma modalidad prevista para los estudiantes regulares, se **deberá aprobar una instancia práctica** consistente en la resolución de ejercicios similares a los evaluados en los exámenes parciales.


Firma Profesor/a Responsable

Firma Secretario/a Académico/a